

⑬ 日本国特許庁 (JP)

⑭ 特許出願公開

⑫ 公開特許公報 (A)

昭57—99688

⑮ Int. Cl.³
G 09 G 3/00

識別記号

庁内整理番号
6453—5C

⑯ 公開 昭和57年(1982)6月21日

発明の数 1
審査請求 未請求

(全 3 頁)

⑭ 表示装置駆動回路

大阪市阿倍野区長池町22番22号
シャープ株式会社内

⑰ 特 願 昭55—175468

⑰ 発 明 者 木村征二

⑱ 出 願 昭55(1980)12月11日

大阪市阿倍野区長池町22番22号

⑲ 発 明 者 中沢信男

シャープ株式会社内

大阪市阿倍野区長池町22番22号

⑳ 出 願 人 シャープ株式会社

シャープ株式会社内

大阪市阿倍野区長池町22番22号

㉑ 発 明 者 佐野健二

㉒ 代 理 人 弁理士 福士愛彦

明 細 書

1. 発明の名称

表示装置駆動回路

2. 特許請求の範囲

- 表示画素の夫々に対応して設けられた電圧保持用コンデンサと、前記コンデンサへの書き込み用スイッチ素子と、前記コンデンサに書き込まれた電圧に応じて表示装置の表示画素を駆動するためのスイッチ素子と、前記駆動用スイッチング素子の駆動電圧を読み出すためスイッチ素子を具備してなる表示装置駆動回路。

3. 発明の詳細な説明

本発明は、 n 枚の基板上に表示画素数に等しい駆動回路を並べて、走査信号により順次駆動回路内のスイッチング素子を開閉し、映像信号に相当する電圧をコンデンサに保持させ、表示装置駆動用スイッチング素子により、前記保持電圧に応じ画像表示を行う表示装置駆動回路に関するものである。

従来より、EL、LED、液晶等の表示素子及

び蛍光表示管を用いた平面画像装置が開発されており、特に蛍光表示管を用いた表示装置が発表されている。

従来技術による蛍光表示管を用いた表示装置駆動回路の、画素分の等価回路を第1図に示す。

走査信号線3によりMOSトランジスタ2がオン状態となり、映像信号線1の電圧が電圧保持用コンデンサ4に保持される。コンデンサ4に保持された電圧は蛍光表示管駆動用トランジスタ6のゲート電圧となり、ドレイン電極7の電圧を決定する。上記ドレイン電極7に接続された蛍光表示管のプレートには蛍光体が塗布されているため、上記回路からなるスイッチングアレイの上に構成されたカソード電極9より放出された電子が、同じくスイッチングアレイとカソード電極の間に構成されたグリッド電極8により加速され、前記プレートの蛍光体の電位に応じたエネルギーで蛍光体に衝突し発光させる。

第1図のようなスイッチングアレイを縦方向及び横方向にマトリクス状に配列することにより任

意の画素数を持った平板状の表示装置を構成することができる。このマトリクス状のスイッチングアレイをテレビの水平、垂直信号に相当する信号で走査すると、選択されたMOSトランジスタがオンして映像信号に応じた電圧が蛍光体とカソードの間に加わる。この時、同時に映像信号電圧がコンデンサにより保持されるので、非選択時でも蛍光体とカソード間の電圧は維持され、チャッキの少ない安定した画像表示が可能となる。

さて、上記のような画像表示装置を製造する場合の最大の問題点は、LSI技術で作られるスイッチングアレイの部分欠陥による表示画面の線状欠陥や点欠陥であり、これら欠陥の数によっては商品性を失うことになる。又、従来のスイッチングアレイをLSIチップとしてシリコンウエハ上に作った場合、ウエハ段階での各チップのテストが不可能で、すべての組み立て工程を終って最終製品となった時点で、実際に表示動作をさせることにより初めて欠陥検査が可能となる。このため最終製品の歩留がLSIチップの歩留により決定

る。

このように走査信号線3により映像信号線ノよりMOSトランジスタ2を介して、電圧保持用コンデンサ4に印加された電圧は、MOSトランジスタ6及びテスト用信号線ノノにより駆動されるMOSトランジスタノを介して再び映像信号線ノに読み出すことができる。当然ながら走査信号線3とテスト用信号線ノノは異った時刻に駆動されるので、MOSトランジスタ2とMOSトランジスタノは同時にオンとなることは無く、映像信号線ノは入出力線として動作する。次に上記ノ画素分のスイッチング回路が、表示画面に対応するべくマトリクスに配列された実施例を第3図を用いて説明する。第3図では第2図で示された表示駆動回路がX方向に4個 $C_{11} \sim C_{41}$ 、Y方向に3個 $C_{11} \sim C_{13}$ のマトリクスとして配列された4×3個の画素の表示装置駆動回路を構成している。マトリクスの各駆動回路の選択は、ディレイフリップフロップ $D_{x1} \sim D_{x4}$ で構成されるXシフトレジスタと、ディレイフリップフロップ

されるため製品価格は非常に低くなる。また、

本発明は上記欠点を除去するためになされたもので、LSIチップとして半導体基板上に作られたスイッチングアレイの欠陥検査をウエハ状態で行い、良品チップのみを以後の表示装置組み立て工程に供給することにより、表示装置組立て作業の効率化を図ることを目的としたものである。

以下図面を用いて本発明を説明する。まず第2図は上記第ノ図に対応させて示された本発明によるノ画素分の等価回路図で、第ノ図と共通の番号ノノが付された各信号ライン、電圧保持用コンデンサ及びMOSトランジスタの動作については第ノ図と同じであるので省略する。第2図では蛍光表示管駆動用トランジスタ6と映像信号線ノの間がテスト用MOSトランジスタノノにより接続されている。該MOSトランジスタノノのゲート端子はテスト用信号線ノノに接続されており、テスト用信号線ノノの信号レベルによって蛍光表示管駆動用MOSトランジスタ6のドレインの電圧を映像信号ラインノに読み出すことが可能であ

$D_{y1} \sim D_{y3}$ で構成されるYシフトレジスタにより実行される。Yシフトレジスタ $D_{y1} \sim D_{y3}$ はYシフト入力 S_y とYシフトクロック ϕ_y により順次シフト動作を行い、テスト入力 T_E が論理“0”の時はNANDゲート G_1, G_2, G_3 により順次 S_1, S_2, S_3 の走査線が選択されていき、テスト入力 T_E が論理“1”の時は同様にNANDゲート G_2, G_4, G_6 によりテスト用信号線 T_1, T_2, T_3 が順次選択されていく。

今、走査線 S_1 が選択されていると $C_{11}, C_{21}, C_{31}, C_{41}$ の駆動回路の電圧保持容量への書き込みが可能となる。 S_1 が選択されている間、Yシフトレジスタと同様Xシフト入力 S_x とXシフトクロック ϕ_x によりXシフトレジスタ $D_{x1} \sim D_{x4}$ が動作し、順次MOSトランジスタ $T_{r1} \sim T_{r4}$ が選択され、順次 $C_{11}, C_{21}, C_{31}, C_{41}$ 内の電圧保持コンデンサに映像信号入力が書き込まれる。又、テスト入力 T_E が論理“1”で、 T_1 が選択されているときは順次 $C_{11}, C_{21}, C_{31}, C_{41}$ のコンデンサに保持された電圧がMOSトラ

ンジスタ $Tr_1 \sim Tr_4$ を介して映像信号線 1 、 2 に読み出される。以下走査線 S_1, S_2 及びテスト用信号線 T_1, T_2 についても同様の動作が行われる。

以上述べたように本発明によれば、ウェハの状態ですべて駆動回路の欠陥検査を行うことができ、欠陥の無い良質の半導体基板を選んで表示装置の組み立てに供することができ表示装置を安価に製造することができる。

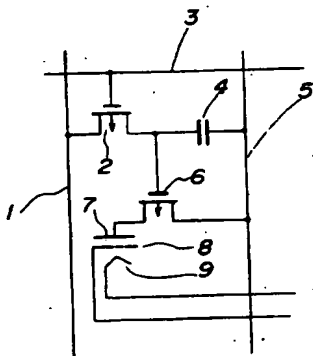
尚、上記実施例では簡単のためスイッチング素子としてPチャンネルMOSトランジスタを用いた回路を挙げたが、NチャンネルMOSトランジスタ、バイポーラトランジスタその他どのようなスイッチング素子でもよい。又、スイッチング素子を形成する基板はシリコン基板以外にどのような基板を用いてもよい。又、表示装置は蛍光表示管以外、EL、LED、液晶等どのような表示素子を用いてもよい。又、スイッチング素子を形成する基板は1つの表示装置1枚又は複数枚使用してもよい。

図面の簡単な説明

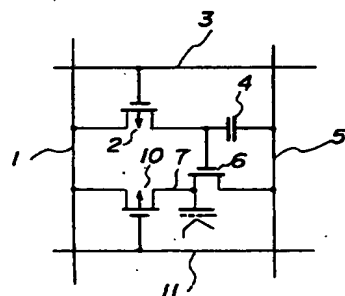
第1図は従来の表示装置の1画素を駆動させるための等価回路図、第2図は本発明による一実施例の1画素分の駆動回路の等価回路図、第3図は同駆動回路をマトリクスに配列した表示装置駆動回路図である。

1：映像信号線、 2：書き込み用MOSトランジスタ、 3：走査線、 4：電圧保持コンデンサ、 6：表示画素駆動用MOSトランジスタ、 10：駆動電圧読み出し用MOSトランジスタ。

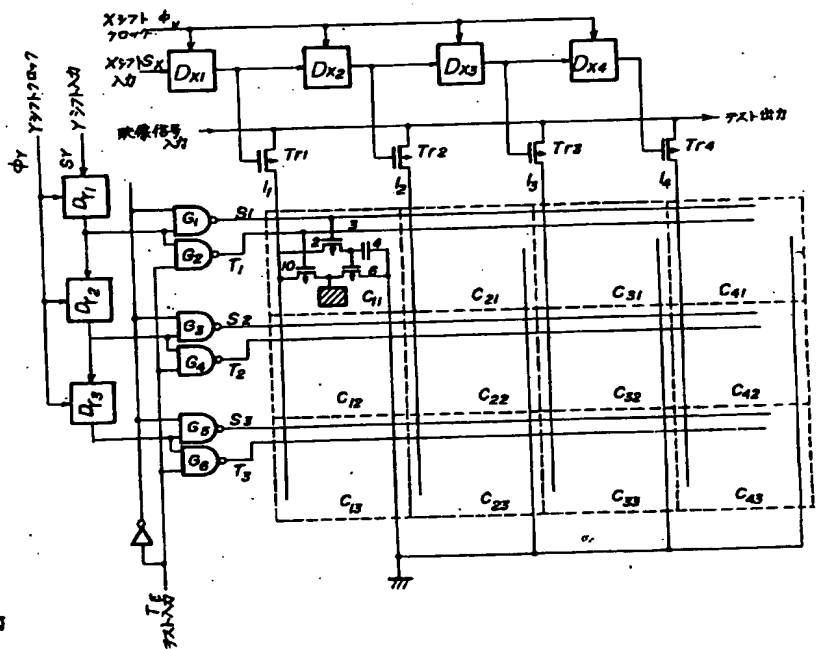
代理人 弁理士 福士 愛彦



第 1 図



第 2 図



第 3 図